

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2000181082 A**(43) Date of publication of application: **30.06.00**

(51) Int. Cl.

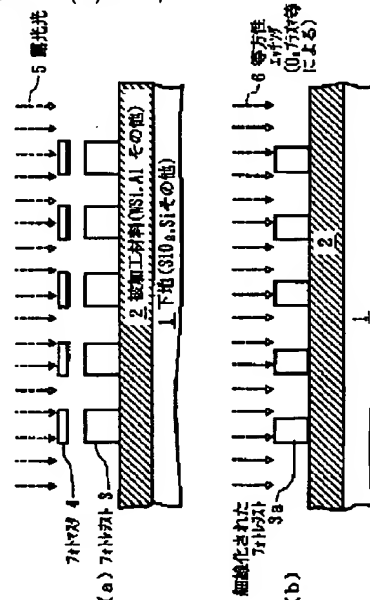
G03F 7/40
H01L 21/3065
(21) Application number: **10351605**(71) Applicant: **SONY CORP**(22) Date of filing: **10.12.98**(72) Inventor: **TSUJI JUNICHI**(54) **PRODUCTION OF SEMICONDUCTOR DEVICE**

COPYRIGHT: (C)2000,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To stably attain very fine working by photolithography with good controllability and uniform working dimensions and to produce a high reliability semiconductor device with good productivity.

SOLUTION: When a photoresist is patterned and a material 2 to be worked is worked using the photoresist to produce a semiconductor device, (1) the resist is patterned, and this resist or a mask material formed from the resist is treated by isotropic etching 6 to carry out finer patterning than the former patterning. (2) The resist is patternwise exposed with an allowance for the resolution limit of the resolving power of wavelength of exposing light and this resist or a mask material formed from the resist is treated by isotropic etching to carry out patterning finer than the resolution limit.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-181082

(P 2 0 0 0 - 1 8 1 0 8 2 A)

(43) 公開日 平成12年6月30日 (2000. 6. 30)

(51) Int. Cl. ⁷	識別記号	F I	テーマコード (参考)
G03F 7/40	521	G03F 7/40	521 2H096
H01L 21/3065		H01L 21/302	J 5F004

審査請求 未請求 請求項の数 4 O L (全 7 頁)

(21) 出願番号 特願平10-351605

(22) 出願日 平成10年12月10日 (1998. 12. 10)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川 6 丁目 7 番35号

(72) 発明者 辻 潤一

東京都品川区北品川 6 丁目 7 番35号 ソニー株式会社内

F ターム (参考) 2H096 AA25 EA02 EA30 HA05

5F004 DA04 DA26 DB09 DB12 DB17

DB26 EA01 EA06 EA10 EA29

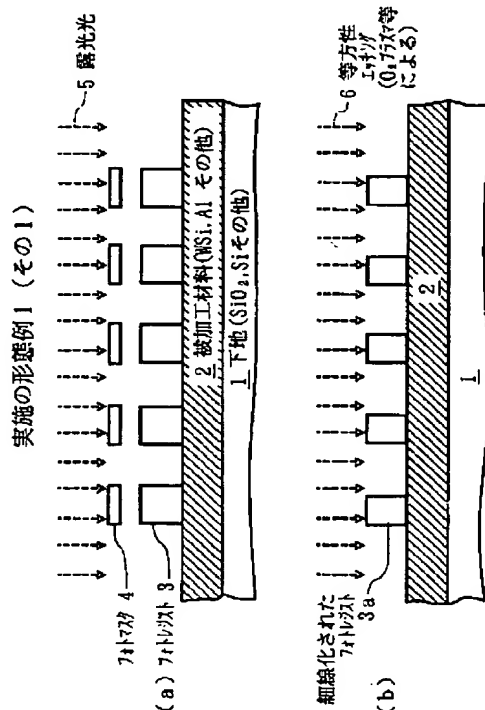
EB02

(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【課題】 フォトリソグラフィ技術によりきわめて微細な加工を、制御性良く、かつ加工寸法を均一に、安定に実現でき、よって信頼性の高い製品を、しかも生産性良く得られる、半導体装置の製造方法を提供する。

【解決手段】 フォトレジストをパターンニングし、これを用いて被加工材 2 を加工する工程を有する半導体装置の製造方法において、①レジストについてこれをパターンニングしたのち、該レジスト又はレジストにより形成されたマスク材料を等方性エッチング 6 を用いて処理することにより、先のパターンニングよりも微細なパターンニングを行う工程を具備する。②レジストについて露光波長の解像力の解像限界より余裕をもったパターン露光を行い、その後該レジスト又はレジストにより形成されたマスク材料を等方性エッチングを用いて処理することにより、前記露光波長の解像力の解像限界よりも微細なパターンニングを行う。



【特許請求の範囲】

【請求項1】 パターン露光されたフォトレジストを該パターン状にパターンニングし、これを用いて被加工材を加工する工程を有する半導体装置の製造方法において、フォトレジストについてこれを前記パターン状にパターンニングしたのち、等方性エッチングを用いて処理することにより、前記パターンニングよりも微細なパターンニングを行う工程を具備することを特徴とする半導体装置の製造方法。

【請求項2】 パターン露光されたフォトレジストを該パターン状にパターンニングし、得られたレジストパターンを用いてマスク材料をパターンニングして、該パターンニングされたマスク材料により被加工材を加工する工程を有する半導体装置の製造方法において、フォトレジストについてこれを前記パターン状にパターンニングしたのち、異方性エッチングによりマスク材料をパターンニングし、さらに等方性エッチングを用いて該マスク材料を処理することにより、該マスク材料を微細化する工程を具備することを特徴とする半導体装置の製造方法。

【請求項3】 パターン露光されたフォトレジストを該パターン状にパターンニングし、これを用いて被加工材を加工する工程を有する半導体装置の製造方法において、フォトレジストについて露光波長の解像力の解像限界より余裕をもったパターン露光を行い、その後等方性エッチングを用いて処理することにより、前記露光波長の解像力の解像限界よりも微細なパターンニングを行うことを特徴とする半導体装置の製造方法。

【請求項4】 パターン露光されたフォトレジストを該パターン状にパターンニングし、得られたレジストパターンを用いてマスク材料をパターンニングして、該パターンニングされたマスク材料により被加工材を加工する工程を有する半導体装置の製造方法において、フォトレジストについて露光波長の解像力の解像限界より余裕をもったパターン露光を行い、これによりマスク材料を加工し、その後等方性エッチングを用いて該マスク材料を処理することにより、前記露光波長の解像力の解像限界よりも微細なパターンニングを行うことを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体装置の製造方法に関する。特に、超微細なパターンニング加工が可能で、しかも加工安定性、制御性が良好で、信頼性の高い半導体装置を得ることができる半導体装置の製造方法を提供するものである。

【0002】

【従来の技術】 従来より、半導体装置の製造の際に被加工材を加工する場合、所望の被加工材の上層にフォトレジストを形成し、これをフォトリソグラフィ技術を用い

てパターン露光してパターンニングし、パターンニングされたフォトレジストをマスクとして、加工を行う。たとえば、半導体装置の電極形成その他のパターンニング加工を行う場合、フォトマスクを用いて回路パターンをレジストに転写し、パターンニングされたレジストをマスクに電極形成材料をパターンニングする。あるいは、他の材料を該レジストをマスクにパターンニングし、これをマスクに電極形成材料をパターンニングする。

【0003】 この場合、加工可能な限界線幅は、理論的にはフォトレジスト材料に転写可能な限界線幅となる。たとえば波長365nmのi線での露光によれば、その波長が限界線幅となる。波長248nmのエキシマレーザ露光についても、同様である。この結果、露光装置の性能がそのまま、可能限界性能となってしまうていた。

【0004】 上記従来技術について、図5を参照して説明すると、次のとおりである。従来技術にあっては、下地基板（たとえばSi基板等の半導体基板など）もしくは下地膜（たとえばSiO₂膜等の絶縁膜など）等の下地1上に、所望の被加工材料2（たとえば電極形成の場合は、WSi等の金属シリサイドや、Al等の金属、あるいはその合金等の、各種材料）を成膜する。その上層にフォトレジストを塗布して、これをフォトマスク4を用いて露光光5によるパターン露光を用いたフォトリソグラフィ技術等を利用してパターンニングし、パターン状のフォトレジスト3を得る（図5（a））。

【0005】 上記でパターンニングされて得られたフォトレジスト3ををマスク材料として、被加工材料2を、異方性エッチング技術（RIE（Reactive Ion Etching：反応性イオンエッチング等））を用いて加工する。これにより、フォトレジスト3のパターン形状にしたがい、被加工材料2が加工されて、電極材料その他の所望のパターン加工がなされる（図5（b））。

【0006】 このとき、加工可能な限界線幅は理論的にはフォトレジスト材料に転写可能な限界線幅となるわけで、露光装置の性能がそのまま、可能限界性能となる。より高機能な半導体デバイスを実現しようと配線密度を上げようとする、必然的に、さらに微細なパターンまで転写可能な露光装置が必要となる。

【0007】 微細な加工が要せられる場合に、上述した波長等による露光装置の限界線幅のぎりぎり、あるいは該限界線幅よりも多少微細に加工することは、やり方によっては必ずしも不可能ではない。しかしそうするとレジストパターンの線幅の均一性が低下し、線幅の制御性もきわめて悪くなる。このように加工の安定性が劣化すると、製品の信頼性が低下する。よってこの手法は、たとえば論理回路形成の場合のようにきわめて精密な加工が要せられる場合には適用できない。設計の1/100程度のずれであっても、所定の品質は得られなくなるからである。また、限界線幅のぎりぎりではなく、余裕

をもってパターニングする方が安定な加工が達成でき、生産性も上がるのであるが、上記のような手法では、生産性の向上も図りにくい。

【0008】結局、従来技術については、より高機能な半導体デバイスを実現しようと配線密度を上げようとする、必然的にさらに微細なパターンまで転写可能な露光装置が必要となってしまう。しかし露光装置については、コストの問題もあり、また、波長による限界は避けられず、かつ上記したように限界線幅のぎりぎりでの加工は望ましくない。

【0009】

【発明が解決しようとする課題】上記したような事情で、きわめて微細な加工が可能であるが、しかし加工の制御性が良く、線幅等の加工寸法が均一で、安定な加工ができ、よって信頼性の高い製品が得られ、しかもこれを生産性良く実現する技術が望まれている。

【0010】本発明は、上述した事情に鑑みてなされたもので、その目的は、きわめて微細な加工を、制御性良く、かつ加工寸法を均一に、安定に実現でき、よって信頼性の高い製品を、しかもを生産性良く得られる、半導体装置の製造方法を提供せんとすることである。

【0011】

【課題を解決するための手段】本発明に係る半導体装置の製造方法は、パターン露光されたフォトレジストを該パターン状にパターニングし、これを用いて被加工材を加工する工程を有する半導体装置の製造方法において、フォトレジストについてこれを前記パターン状にパターニングしたのち、等方性エッチングを用いて処理することにより、前記パターニングよりも微細なパターニングを行う工程を具備することを特徴とするものである。

【0012】また、本発明に係る半導体装置の製造方法は、パターン露光されたフォトレジストを該パターン状にパターニングし、これを用いて被加工材を加工する工程を有する半導体装置の製造方法において、フォトレジストについて露光波長の解像力の解像限界より余裕をもったパターン露光を行い、その後等方性エッチングを用いて処理することにより、前記露光波長の解像力の解像限界よりも微細なパターニングを行うことを特徴とするものである。

【0013】本発明によれば、パターン状にパターニングフォトレジストを、等方性エッチングを用いて処理することにより、レジストパターンをさらに微細化でき、よって露光装置の転写限界寸法を下回る線幅まで、加工することが可能となる。かつ本発明においては、より微細な加工性能の露光装置を用いる必要なく、また必ずしも露光装置の転写限界のぎりぎりでの加工等を行わなくても、より微細な加工が達成でき、制御性の良い、線幅等の加工寸法を均一にした加工が安定に実現できる。よって信頼性の高い製品が得られる。かつ、安定な状態での加工ができ、生産性も良い。

【0014】本発明に係る半導体装置の製造方法は、パターン露光されたフォトレジストを該パターン状にパターニングし、得られたレジストパターンを用いてマスク材料をパターニングして、該パターニングされたマスク材料により被加工材を加工する工程を有する半導体装置の製造方法において、フォトレジストについてこれを前記パターン状にパターニングしたのち、異方性エッチングによりマスク材料をパターニングし、さらに等方性エッチングを用いて該マスク材料を処理することにより、該マスク材料を微細化する工程を具備することを特徴とするものである。

【0015】また、本発明に係る半導体装置の製造方法は、パターン露光されたフォトレジストを該パターン状にパターニングし、得られたレジストパターンを用いてマスク材料をパターニングして、該パターニングされたマスク材料により被加工材を加工する工程を有する半導体装置の製造方法において、フォトレジストについて露光波長の解像力の解像限界より余裕をもったパターン露光を行い、これによりマスク材料を加工し、その後等方性エッチングを用いて該マスク材料を処理することにより、前記露光波長の解像力の解像限界よりも微細なパターニングを行うことを特徴とするものである。

【0016】本発明によれば、フォトレジストにより形成されたマスク材料を、等方性エッチングを用いて処理することにより、当初のパターン寸法よりさらに微細化でき、よって露光装置の転写限界寸法を下回る線幅まで、加工することが可能となる。かつ本発明においては、より微細な加工性能の露光装置を用いる必要なく、また必ずしも露光装置の転写限界のぎりぎりでの加工等を行わなくても、より微細な加工が達成でき、制御性の良い、線幅等の加工寸法を均一にした加工が安定に実現できる。よって信頼性の高い製品が得られる。かつ、安定な状態での加工ができ、生産性も良い。

【0017】

【発明の実施の形態】以下、本発明の好ましい実施の形態について説明し、さらに図面を参照して具体的な実施の形態例を説明する。但し当然のことではあるが、本発明は以下の説明及び図示の実施の形態例により限定を受けるものではない。

【0018】実施の形態例 1

この実施の形態例は、超微細で精密なパターニングを要する論理回路用半導体装置の製造の際に本発明を適用したものであり、特にその電極材料をパターニングする場合に適用した。本発明は、必ずしも超微細なパターニングの場合にのみ適用するものではなく、被加工材料も電極形成材料には限らないが、精密で安定なパターニングが実現できる本発明は、超微細なパターニングを要する本例のような場合に、好適である。

【0019】図 1 を参照する。本実施の形態例においては、次の工程 (A) ~ (C) により、被加工材料 2 の加

工を行う。図1及び図2を参照する。

【0020】(A) 下地基板(たとえばSi基板等の半導体基板など)もしくは下地膜(たとえばSiO₂膜等の絶縁膜など)等の下地1上に、所望の被加工材料2

(ここでは電極形成としてたとえばWSi等の金属シリサイドや、Al等の金属、あるいはその合金等の、各種材料)を成膜する。その上層にフォトレジストを塗布して、これをフォトマスク4を用いて露光光5によるパターン露光を用いたフォトリソグラフィ技術等を利用してパターンニングし、パターン状のフォトレジスト3を得る

(図1(a))。ここでは、フォトリソグラフィ装置の限界加工寸法のぎりぎりではなく、ある程度余裕をもった寸法での加工を行う。たとえば、理論限界加工寸法が0.365μmの露光装置の場合においては、0.40μm程度の寸法での加工を行う。これにより、制御性の良い、均一な線幅加工が、安定的に達成可能となる。

【0021】上記において、露光光5としては、所望の精密性に応じた波長のものを使用し、フォトレジストとしては、該露光光5に対応した感光性のものを用いる。たとえば、i線(光源波長:365nm)露光装置を使用し、フォトレジストとして、FHI-610U(富士ハント株式会社製)を用いた場合は、露光量としては300~400(msec)程度で加工を行う。

【0022】(B) 次に、上記でマスクパターンが転写されてパターンニングされたフォトレジスト3を、O₂プラズマ等による等方性エッチング技術を用いて、処理する。図中、符号6により、模式的に等方性エッチングを示す。これにより、初期転写線幅より細線化されたフォトレジスト3aを得る(図1(b))。ここで、初期転写線幅より細線化されるようにフォトレジスト3を加工するのは、次のように条件設定する。たとえば、i線(光源波長:365nm)露光装置を使用し、フォトレジストとして前記FHI-610Uを用いた場合、O₂プラズマの条件として、たとえば、装置チャンバー内圧力を3000~6000(Pa)程度の範囲のいずれかの値、RF電力を装置に応じた値たとえば700(W)前後、酸素流量を10000(sccm)前後の適宜の値に設定した条件で、作業時間を振って作業し、出来上がり線幅を測定することにより、所望の線幅となる作業時間を求めて、最適条件を設定する。たとえばこのような或る条件を定めて作業時間を振って最適な作業時間を求めるという作業方法により、所望の寸法加工が安定的に行える最適条件を得ることができるのである。このような場合、最適の作業時間は要せられる精密性・制御性に基づいて決めるが、生産性を考慮する必要があるときは、もちろん作業時間等は生産性との兼ね合いで決定する。

【0023】(C) 次に、上記で細線化されて得られたフォトレジスト3aをマスク材料として、被加工材料2を、異方性エッチング技術(RIE(Reactive

Ion Etching:反応性イオンエッチング等)を用いて加工する。図中、符号7により、模式的にこの異方性エッチングを示す(図2(a))。これにより、細線化されたフォトレジスト3aのパターン形状にしたがい、被加工材料2が加工されて、電極材料としての所望のパターン加工がなされる(図2(b))。このとき、フォトレジスト3aはほとんどエッチングされず、所望の被加工材料2のみエッチングされるような、選択比の充分に高い条件でエッチングを行うことが望ましい。

【0024】本実施の形態例では、被加工材料2がタングステンシリサイドで、フォトレジストとして前記FHI-610Uを用いた場合、次のように、エッチング条件を設定した。

装置チャンバー内圧力=0.2~0.5(Pa)

RF電力=70(W)

酸素流量=5~10(sccm)

塩素流量=50~100(sccm)

【0025】上記により、細線化されたフォトレジスト3aを用いることで、フォトリソグラフィ技術を用いて転写した初期パターン寸法よりも微細な加工が加工になる。よって、フォトリソグラフィ装置の性能はそのまま、該装置の転写可能な限界寸法を下回る寸法の線幅の加工が実現できる。

【0026】本例のように、半導体装置のトランジスタ電極の加工時に本発明を適用したことにより、フォトリソグラフィ装置の性能を特に高める必要なく、そのまま、該装置の転写可能な限界寸法を下回る寸法の線幅の加工が実現できる。これにより、より高性能な半導体装置を加工するために、より微細な加工が必要な場合でも、既存装置をさらに使用し続けることができ、投資効率を向上させることも可能となるという利益がある。

【0027】実施の形態例2

この実施の形態例は、実施の形態例1と同様の半導体デバイスの製造に本発明を適用したものであるが、ここでは、レジストの下地にSiO₂膜等を介在させて、レジストパターンでパターンニングされたSiO₂膜等をマスクとするとともに、このSiO₂マスクの線幅を細らせて、微細な加工を行うようにした。図3及び図4を参照する。

【0028】(A) 下地基板(たとえばSi基板等の半導体基板など)もしくは下地膜(たとえばSiO₂膜等の絶縁膜など)等の下地1上に、所望の被加工材料2

(ここでは電極形成としてたとえばWSi等の金属シリサイドや、Al等の金属、あるいはその合金等の、各種材料)を成膜する。その上層に、被加工材料2を加工する際、被加工材料2と大きなエッチング選択比が得られるような特性を有するマスク材料(たとえばSiO₂など)を成膜する。その上層にフォトレジストを塗布して、これをフォトマスク4を用いて露光光5によるパタ

ーン露光を用いたフォトリソグラフィ技術等を利用してパターンニングし、パターン状のフォトレジスト3を得る(図3(a))。ここでは、フォトリソグラフィ装置の限界加工寸法のぎりぎりではなく、ある程度余裕をもった寸法での加工を行う。たとえば、理論限界加工寸法が $0.365\mu\text{m}$ の露光装置の場合においては、 $0.40\mu\text{m}$ 程度の寸法での加工を行う。これにより、制御性の良い、均一な線幅加工が、安定的に達成可能となる。

【0029】上記において、露光光5としては、所望の精密性に応じた波長のものを使用し、フォトレジストとして、該露光光5に対応した感光性のものを用いる。たとえば、i線(光源波長： 365nm)露光装置を使用し、フォトレジストとして、FHI-610U(富士ハント株式会社製)を用いた場合は、露光量としては $300\sim400(\text{msec})$ 程度で加工を行う。

【0030】(B)次に、上記でマスクパターンが転写されてパターンニングされたフォトレジスト3をマスクに、マスク材料8(SiO_2 等)を異方性エッチング(反応性イオンエッチング(RIE(Reactive Ion Etching))等)を用いて、加工する。これにより、レジストマスクパターンの形状に従い、マスク材料8が加工される。続いて、このマスク材料8を、ウェットエッチング等の等方性エッチング技術を用いて、処理する。たとえばマスク材料8として SiO_2 を用いた場合、 $\text{HF}:\text{H}_2\text{O}=1:100$ 程度の希弗酸を用いて適切な時間、処理することにより、レジストマスクパターンよりも細線化する。図中、符号6により、模式的に等方性エッチングを示す。異方性エッチングで加工されたマスク材料8を破線で示し、等方性エッチングで細線化されたマスク材料8を実線で示す。これにより、初期転写線幅より細線化されたマスク材料8を得る(図3(b))。

【0031】(C)次に、上記で細線化されて得られたマスク材料8をマスクとして、被加工材料2を、異方性エッチング技術(RIE(Reactive Ion Etching:反応性イオンエッチング等)を用いて

加工する。図中、符号7により、模式的にこの異方性エッチングを示す(図4(a))。これにより、細線化されたマスク材料8のパターン形状にしたがい、被加工材料2が加工されて、電極材料としての所望のパターン加工がなされる(図4(b))。

【0032】上記により、細線化されたマスク材料8を用いることで、フォトリソグラフィ技術を用いて転写した初期パターン寸法よりも微細な加工が加工になる。よって、フォトリソグラフィ装置の性能はそのまま、該装置の転写可能な限界寸法を下回る寸法の線幅の加工が実現できる。

【0033】本例も、実施の形態例1と同様の作用効果を得ることができる。

【0034】

【発明の効果】上述したように、本発明に係る半導体装置の製造方法によれば、きわめて微細な加工を、制御性良く、かつ加工寸法を均一に、安定に実現でき、よって信頼性の高い製品を、しかも生産性良く得られ、また、既存の装置を使用してこの効果が得られるので、投資効率上の利益も大きい。

【図面の簡単な説明】

【図1】 本発明の実施の形態例1を説明する断面図である。

【図2】 本発明の実施の形態例1を説明する断面図である。

【図3】 本発明の実施の形態例2を説明する断面図である。

【図4】 本発明の実施の形態例2を説明する断面図である。

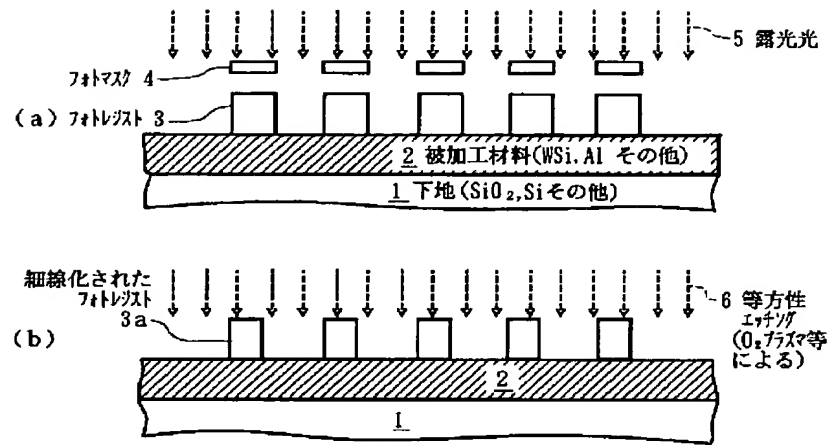
【図5】 従来技術の問題点を示す図である。

【符号の説明】

1・・・下地、2・・・被加工材、3・・・フォトレジスト、3a・・・細線化されたフォトレジスト、4・・・フォトマスク、5・・・露光光、6・・・等方性エッチング、7・・・異方性エッチング、8・・・マスク材料(SiO_2 膜等)。

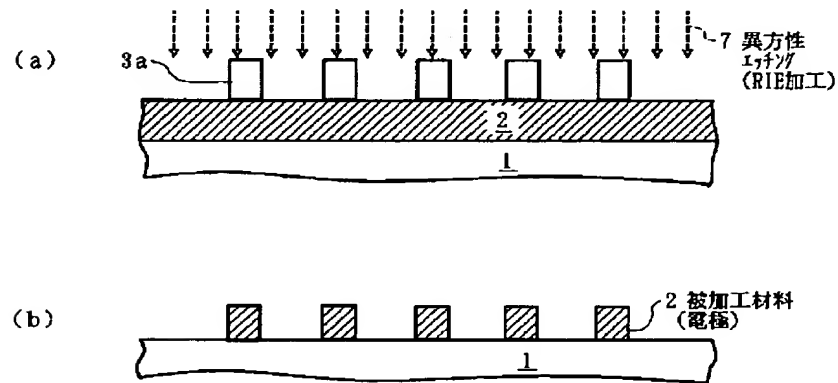
【図 1】

実施の形態例 1 (その 1)



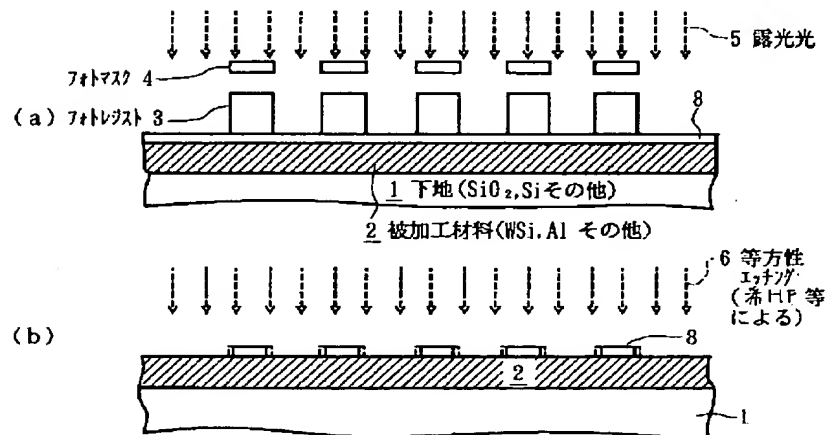
【図 2】

実施の形態例 1 (その 2)



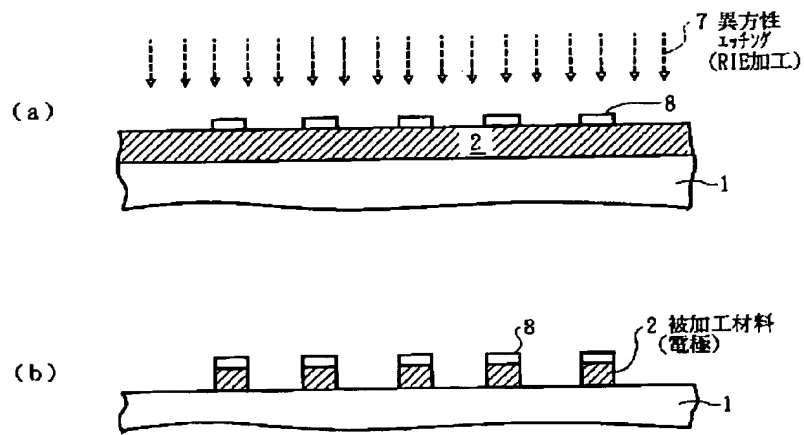
【図 3】

実施の形態例 2 (その 1)



【図 4】

実施の形態例 2 (その 2)



【図 5】

従来技術

